同時発表：
筑波研究学園都市記者会（レク）
文部科学記者会（資料配布）
科学記者会（資料配布）
※解禁は１２月６日（火）朝刊から

次世代集積回路用メタルゲート材料開発のための新しい設計原理を確立

－産官学連携“High-ｋネット”の大きな成果－

平成１７年１１月２９日

独立行政法人物質・材料研究機構

概　要

１．独立行政法人物質・材料研究機構（理事長：岸　輝雄）ナノマテリアル研究所（所長：青野　正和）ナノ立体配置グループの知京　豊裕と、筑波大学の白石　賢二、千葉大学の中山　隆史、株式会社　半導体先端テクノロジーズ(Selete)は、広島大学（宮崎　誠一教授)、大阪大学（渡部　平司助教授)、早稲田大学（山田　啓作教授、ナノテクノロジー総合支援プロジェクトセンター）らと共同で、金属ゲートと High-k 膜（高誘電率ゲート絶縁膜)を用いた極微細ＣＭＯＳトランジスタの設計に適用できる金属/高誘電体ゲート絶縁膜（high-k 材料）界面で起きている電子レベルの現象を説明する理論構築に世界ではじめて成功した。

２．現在の集積回路の主流である MOSFET では SiO2 をゲート絶縁膜として使用しているが、トランジスタの小型化が進み、このゲート絶縁膜の厚さが限界に達してきている。そのために、ゲート絶縁膜のリーク電流の問題は集積回路全体の性能を左右するようになり、Si ベースの半導体開発に限界がささやかれるようになってきた。

３．これをブレークスルーするためにこれまでの Si をベースにした MOSFET 構造に代わり金属/high-k 材料を用いる半導体開発が進められてきたが、Si ベースの材料開発に用いられてきた設計理論体系が金属/high-k 材料では成り立たず、時間のかかる試行錯誤的な研究開発を進めざるを得なかった。

４．今回構築した理論では、金属と high-k 材料の界面の電子状態を「一般化された電荷中性点」という新しい概念を取り入れることにより、界面の電気特性が大きく変化することを世界ではじめて説明することができたもので、この理論は、最先端のクリーンルームを持つ Selete において並行して行われた実験的検証からも証明された。

５．この理論を用いることにより、金属と high-k 材料との組み合わせにより生じる界面の性質を理論的に予測することが可能になり、今後の集積回路用材料開発に大きな指針になることが期待され、開発が懸念されていた high-k メタルゲートを用いたトランジスタの２０１０年までの実用化にめどが立った。

研究の背景

集積回路の基本構造の電界効果トランジスタ（MOSFET）は、図１に示すように電子を取り出す「ソース」、電子を受けとる「ドレイン」、それに電圧をかけて、電子の流れを On/Off する「ゲート」電極から構成されており、ゲート電極の下には電極から電流が下地に流れ込んでこないように絶縁膜（ゲート絶縁膜、Sio2(石英ガラス)が用いられる）が敷かれている。集積回路はこの MOSFET の大きさを縮小することで高速化、高機能化を実現してきたが、最近、あまりに小型化したために多くの問題が出てきている。

その一つはゲート絶縁膜が薄くなりすぎたために、電極からの漏れ電流が増加していることである。将来、ゲート絶縁膜の厚さは 1nm 以下になると予想され、このまま SiO2 を使い続けた場合、MOSFET が動作しなくなることが予想されている。この問題を解決する方法は、ゲート絶縁膜が厚くなっても SiO2 と同等の性能を持つ材料を使うことであり、その材料は高誘電体ゲート絶縁膜、いわゆる high-k 材料が有効であるが、high-k 材料を用いる場合にはゲート電極材料として多結晶 Si より電気的抵抗低い金属材料を使うことが求められる。これは多結晶 Si をゲート材料につかった場合、high-k 材料との界面に微小な絶縁層が形成されるためで、これを避けるためには電気伝導性の高い金属をもちいる必要があるためである。

しかし、今まで MOSFET のゲート電極として使われている多結晶 Si では SiO2 と化学結合という観点から共有結合というもっとも強固な結合で構成されているという点で類似しており、その類似した様式の結合で界面が構成されていたため適切な動作を行うことが出来たのだが、high-k 材料は正と負の電荷が引き合って結合ができるイオン結晶であり、金属材料は自由電子が結晶内を自由に動く金属結合で構成されているため、金属/high-k 材料界面では結合様式の異なる材料で界面が構成されることになる。ここではこれまでの理論で金属/high-k 界面の電気特性の結果をうまく説明できないという問題が指摘されていた。

そのため、次世代集積回路用を実現するための金属/high-k 材料に適用できる新しい原理の確立が待ち望まれていた。

研究成果の内容

今回、上記問題を解決するために、最先端の計算科学（第一原理計算）を用いて原子レベルで金属/high-k 材料界面をそれぞれ異なる結合様式を考慮して一般的に適用できる新原理を構築することに世界で初めて成功し、それが実験的に証明された。

これまでの理論は、金属/酸化物界面で金属の電子が酸化物中に深くしみ出していることを前提として構築されており、これは界面が Si と SiO2 で構成されたこれまでの集積回路で適用されてきた理論である。

しかし、今回の計算結果から金属/high-k 材料界面ではこれらのことが成り立たたなくなっていることがわかった。最新の計算結果で金属/high-k 界面では金属側から電子の浸

みだしが極めて小さいことがわかった。この事実をもとに筑波大と千葉大は新しい原理を理論的に構築した。この原理に基づくと、high-k 絶縁膜中には電荷中性点（「一般化された電荷中性点」）という今回あらたに提唱するエネルギーレベルがあり、このエネルギーレベルは接触する金属種類に大きく依存すること、また、「一般化された電荷中性点」の位置によって界面特性が大きく異なることがわかった。例えば金等の仕事関数の大きな金属が high-k 膜と界面を形成すると「一般化された電荷中性点」が低エネルギー側にあるため、電子が金属ゲートから high-k 膜側に移り、フェルミレベルがさらに下がる。その一方で Al など仕事関数の小さな金属では逆に「一般化された電荷中性点」が高エネルギー側にあるため、フェルミレベルが上昇する傾向がある。特に仕事関数の大きな金属を high-k 膜上につけた場合の変化は大きく、これにより MOSFET は制御性を失い、機能を発現することができなくなる。

これら新原理から得られた予測結果は、広島大学による金/high-k 材料界面や物質・材料研究機構のコンビナトリアル手法による系統的な実験、さらに Selete による微細な集積回路をつかった実験によって実証された。

このようにナノメートルスケールの極微小金属/high-k 材料界面の性質を予言することができる新原理が確立されたことにより、今後の金属ゲート電極と High-k 膜を用いた極微細集積回路材料選択の指針をあたえることが可能となった。これにより今後、金属/high-k 界面を用いる次世代半導体素子の研究開発速度はこれまでより数倍加速され、日本の半導体産業へ大きく貢献すると期待されます。

波及効果と今後の展開

集積回路や将来のナノテクノロジーではナノメートルスケールの材料とそれらによって構成される極微小界面が重要な構成要素になる。

本研究で得られた結果で特徴的なことは、微細な金属/イオン結晶材料（酸化物、窒化物）界面に普遍的に適用可能であり、これにより今後ナノサイズの金属/イオン結晶をつかった素子開発、例えば、MRAM（用語説明）や RRAM（用語説明）、ZnO、GaN を使った素子用電極開発が大きく進歩すると予想される。

本成果は、2005 IEEE International Electron Devices Meeting (2005.12.5-7, Washington D.C.)において 5 日の午後 3 時 15 分から発表します。

問い合わせ先：
〒305-0047　茨城県つくば市千現１－２－１
独立行政法人物質・材料研究機構
広報室　TEL：０２９－８５９－２０２６

研究内容に関すること：
１）独立行政法人物質・材料研究機構
ナノマテリアル研究所　ナノ立体配置グループ
知京　豊裕　ＴＥＬ：０２９－８６０－４７２５

２）筑波大学
広報担当ＴＥＬ：０２９－８５３－２０４０
白石　賢二　ＴＥＬ：０２９－８５３－５９１１

３）株式会社　半導体先端テクノロジーズ
第一研究部 フロントエンドプログラム
奈良 安雄
Tel:029-849-1682 Fax:029-849-1186
e-mail: nara@selete.co.jp

４）広島大学大学院 先端物質科学研究科
半導体集積科学専攻
量子半導体工学
宮崎 誠一
Tel:082-424-7656(Office), 7648(Lab.)
Fax:082-422-7038
E-mail: semiya@hiroshima-u.ac.jp

【用語解説】

ＬＳＩ：

大規模集積回路のこと。Si 基板上に数千万のトランジスタを集積し高い機能を高速に実行することができる。携帯電話や PC など、身近な機器で使用されている。

メタルゲート：

集積回路において電子の流れを制御する「ゲート」が金属で構成されているもの。これまでは多結晶 Si が使われていたたが、電気抵抗の観点から、より抵抗率の低い金属材料が求められている。

High-k：

誘電率の高い酸化物材料。従来は Si02 が使われていた。　今後は Hf02 が主流になるとされている。将来材料として La203 も検討されている。

フェルミレベル：

金属中の電子のエネルギーがとるもっとも高いエネルギー値

一般化された電荷中性点：

電荷には負の電荷をもつ電子と正の電荷を持つホールがあるが、それらのエネルギーのバランスが取れるエネルギー準位

コンビナトリアル手法：

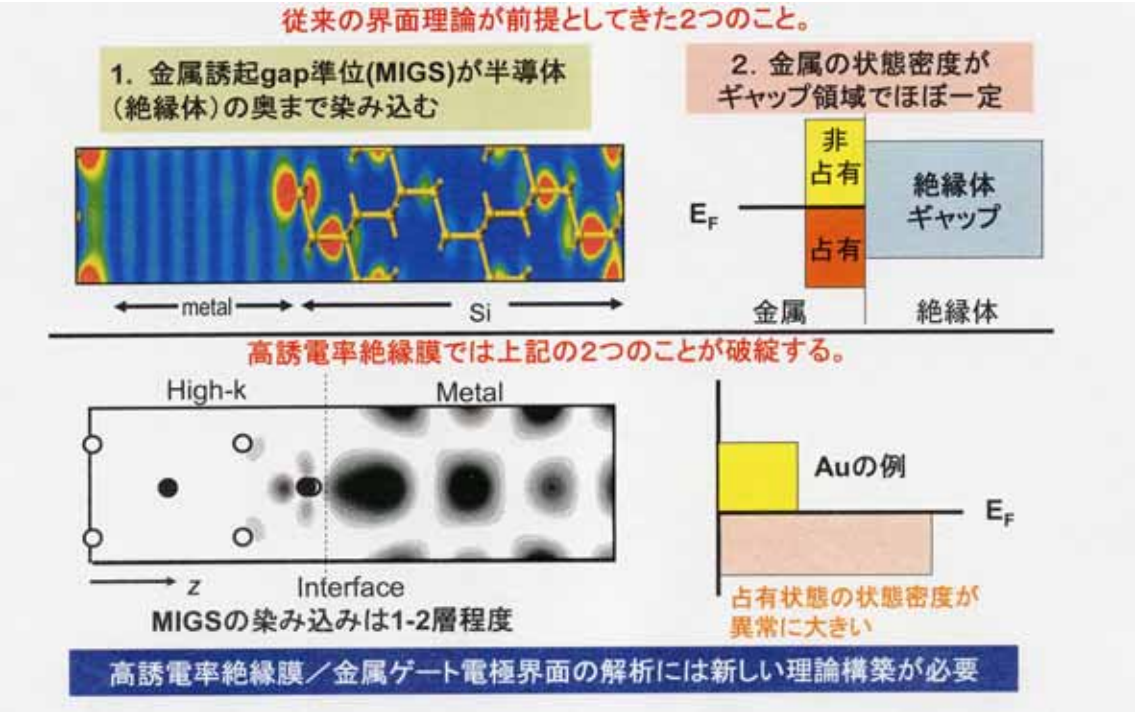
材料の組成や成長条件を系統的に一度に変化させて、新しい材料や成長条件を効率的に見つける方法。1995 年あたりから日米で同時に提案された技術。薄膜合成では日本の技術が世界をリードしている。

MRAM:Magnetic Random Access Memory:

2 つの磁性体の間に極薄膜の絶縁体をいれて構成される次世代メモリー。電流の抵抗が磁性の方向でかわることを利用して記録のある、なしを判断する。

RRAM:　Resistivity　Random access　Memory

特殊な酸化物が電圧を加えると抵抗の変化を示すことを利用したメモリー。MRAM と並んで次世代メモリーとして期待されている。



新概念、一般化された電荷中性点（Generalized Charge Neutrality Level）ϕ^G_{CNL}の構築に成功

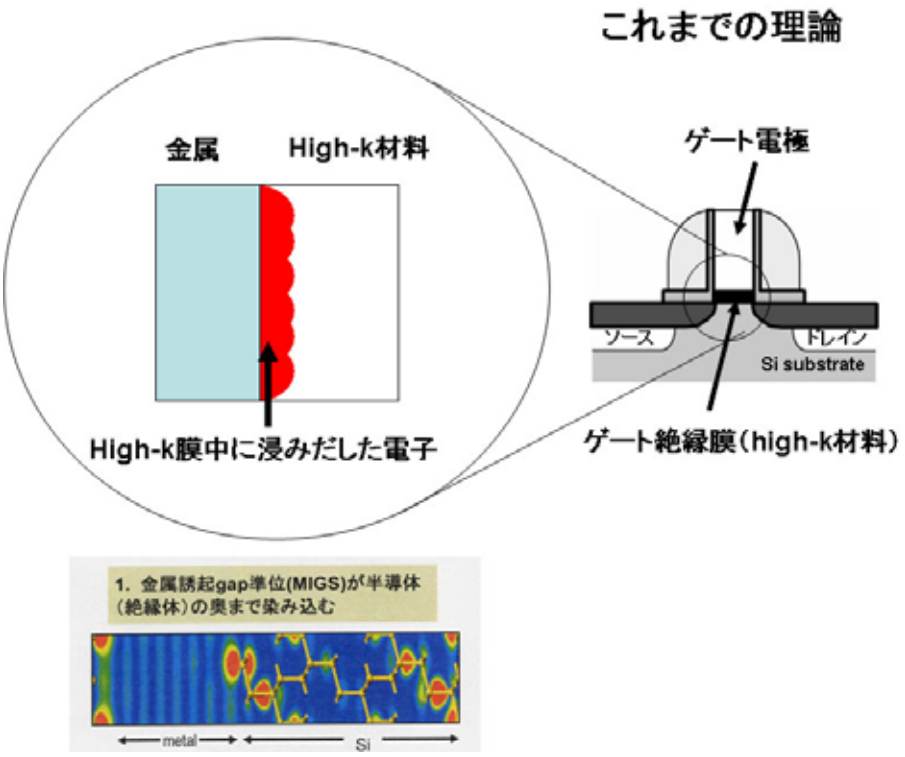
$$\phi^G{}_{CNL} = E_{VB} + \frac{E_g D_{unocc} N_O \,|\, t_{M-O} \,|^2}{D_{unocc} N_O \,|\, t_{M-O} \,|^2 + D_{occ} N_{Hf} \,|\, t_{M-Hf} \,|^2}$$

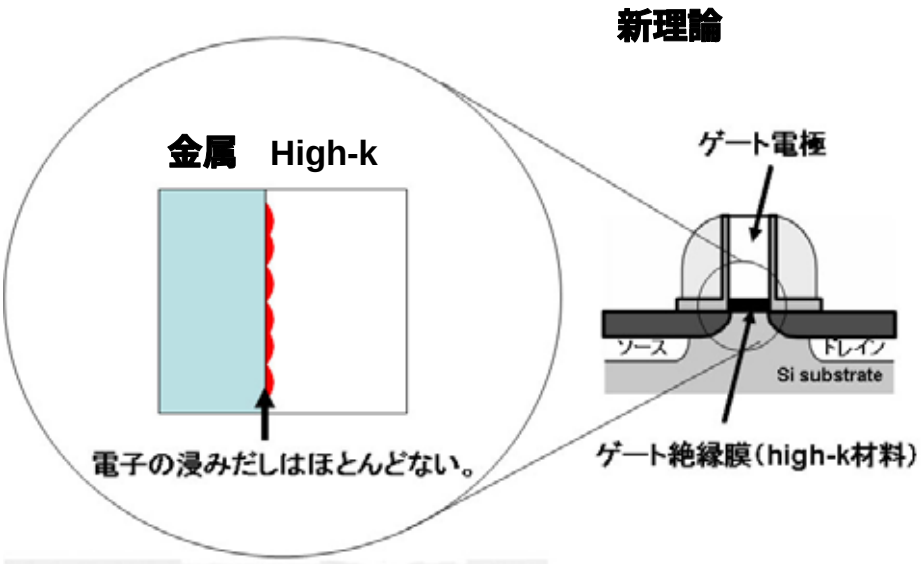
HfO_2の場合の定式化例

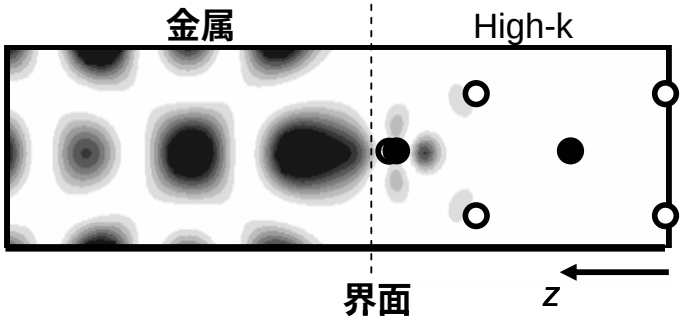
ϕ^G_{CNL}を決める2つの大きな要因

（1）金属のバンド構造（D_{unocc}とD_{occ}）（金属と非占有、占有状態の状態密度）
（2）界面で金属と混成できるO及Hfの軌道の数（N_OとN_{Hf}）
（別の言葉でいうと界面構造）

ϕ^G_{CNL}から得られる第0近似では、AuやPt等の金属はhigh-kと接触すると仕事関数が大きくなるほうに動く傾向があると予測できる。







MIGSの染み込みは1-2層程度